

EXPERIMENTANDO UMA TÉCNICA PARA A REDUÇÃO DO CONSUMO DE ENERGIA EM PROCESSADORES EMBARCADOS

Daniel Westerlund (voluntário), Sandro Neves Soares (orientador) - Deptº Engenharia e Informática/Campus Universitario da Região dos Vinhedos/UCS - dwesteryl@gmail.com

O avanço da tecnologia de fabricação do hardware e a diminuição dos custos de produção possibilitaram o desenvolvimento de complexas aplicações embarcadas que estão presentes cada vez mais em nosso cotidiano, conforme destacado recentemente em uma reportagem da revista Computação Brasil, da Sociedade Brasileira de Computação, edição número 22, sob o título Sistemas Embarcados: o novo boom da Informática? Nosso objetivo de pesquisa é buscar oportunidades de otimização dos requisitos de projeto de um processador embarcado, principalmente consumo de energia e de potência, e também desempenho, explorando o espaço de projeto em nível de arquitetura e de micro-arquitetura. Este trabalho apresenta um experimento simples que testa um recurso arquitetural usado para reduzir o tamanho de programas que rodam em processadores embarcados, denominado rISA, Reduced bit-width Instruction Set Architecture. Processadores rISA podem executar instruções de dois conjuntos distintos: o normal e o reduzido. Este último possui as instruções mais executadas, codificadas em um número menor de bits. O processador ARM7TDMI, por exemplo, possui um conjunto de instruções normal de 32 bits e um de 16 bits. A redução do consumo de energia no acesso à memória de instruções é proporcional à redução obtida no tamanho do programa. A grande vantagem do uso de rISA é o fato deste recurso obter redução de código, e de consumo de energia, com um mínimo de alterações no hardware do processador. O experimento realizado, que pretende demonstrar que diferentes aplicações, ou trechos de aplicações, apresentam melhores resultados com diferentes conjuntos de instruções reduzidas, trata-se da execução de duas aplicações com os conjuntos rISA-0, rISA-1 e rISA-2, previamente escolhidos pelo projetista, tendo como base de comparação a execução do programa sem o uso de instruções reduzidas. Para a aplicação 1, os conjuntos rISA-0 e rISA-1 proporcionaram 18% e 13%, respectivamente, de redução no número de acessos à memória. Estes conjuntos não proporcionaram nenhum ganho quando aplicados à aplicação 2, na qual o conjunto rISA-2 proporcionou uma redução de 24%. Por sua vez, o uso de rISA-2 não interferiu no desempenho da aplicação 1. Estes resultados preliminares motivam a execução de novos experimentos com aplicações mais robustas. O experimento foi realizado no simulador do MIPS I, gerado automaticamente pelo framework T&D-Bench, integrado com o compilador GNU gcc.

Palavras-chave: projeto de sistemas embarcados, redução de consumo de energia

Apoio: UCS